

PATENT
Docket No.: 492322013200



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In the application of:

Masahiro SHIINA

Serial No.: 10/606,126

Filing Date: June 26, 2003

For: SEMICONDUCTOR DEVICE

Examiner: Not Yet Assigned

Group Art Unit: 2811

SUBMISSION OF CERTIFIED FOREIGN PRIORITY DOCUMENTS

U.S. Patent and Trademark Office
2011 South Clark Place
Customer Window, Mail Stop Applications
Crystal Plaza Two, Lobby, Room 1B03
Arlington, VA 22202

Sir:

Under the provisions of 35 USC 119, Applicant hereby claims the benefit of the filing of Japanese patent application Nos. 2002-189620 filed June 28, 2002 and 2002-231203 filed August 8, 2002.


The certified priority document is attached to perfect Applicants' claim for priority.

It is respectfully requested that the receipt of the certified copy attached hereto be acknowledged in this application.

In the event that the transmittal letter is separated from this document and the Patent and Trademark Office determines that an extension and/or other relief is required, applicant petitions for any required relief including extensions of time and authorizes the Commissioner to charge the cost of such petitions and/or other fees due in connection with the filing of this document to **Deposit Account No. 03-1952** referencing **492322013200**.

Dated: October 17, 2003

Respectfully submitted,

By: 
Barry E. Bretschneider
Registration No. 28,055

Morrison & Foerster LLP
1650 Tysons Boulevard, Suite 300
McLean, Virginia 22102
Telephone: (703) 760-7748
Facsimile: (703) 760-7777

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月 8日

出 願 番 号

Application Number:

特願2002-231203

[ST.10/C]:

[JP 2002-231203]

出 願 人

Applicant(s):

三洋電機株式会社

2003年 5月27日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎

出証番号 出証特2003-3040140

【書類名】 特許願

【整理番号】 KGA1020052

【提出日】 平成14年 8月 8日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/06

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

【氏名】 椎名 正弘

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【代理人】

【識別番号】 100111383

【弁理士】

【氏名又は名称】 芝野 正雅

【連絡先】 電話 0 3 - 3 8 3 7 - 7 7 5 1 知的財産センター 東
京事務所

【先の出願に基づく優先権主張】

【出願番号】 特願2002-189620

【出願日】 平成14年 6月28日

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904451

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 半導体基板内部に抵抗素子やトランジスタ、容量素子等を多数含んだ回路から成る基本ブロックと、

前記基本ブロックの外に形成され、前記半導体基板表面に形成された最下位メタルと、

前記最下位メタルの上方に形成された上位メタルと、

前記最下位メタルと前記上位メタルと間に形成された層間絶縁膜と、

前記最下位メタルと前記上位メタルとが電氣的に導通するように、前記層間絶縁膜に形成されたスルーホールと、

を有する積層構造の半導体装置において、

前記半導体基板表面に前記基本ブロック上方を完全に覆うように箱を形成することを特徴とした半導体装置。

【請求項 2】 前記箱が金属のみで、または金属と同程度の低インピーダンスを有する材質のみで、構成されていることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記最下位メタル、前記層間絶縁膜及び前記上位メタルを形成する際に同時に、前記箱が形成されることを特徴とする請求項 1 記載の半導体装置。

【請求項 4】 前記箱外部と前記基本ブロックとの信号をやり取りするための配線が、前記箱の側面に形成した窓を介して形成されていることを特徴とした請求項 1 乃至請求項 3 記載のいずれかの半導体装置。

【請求項 5】 半導体基板内部に抵抗素子やトランジスタ、容量素子等を多数含んだ回路を示す基本ブロックと、

前記基本ブロックの外に形成され、前記半導体基板表面に形成された最下位メタルと、

前記最下位メタルの上方に形成された単数又は複数の中間メタルと、

前記最下位メタルの上方に形成された層間絶縁膜と、

前記最下位メタルと前記中間メタルとが電氣的に導通するように、前記層間絶縁膜に形成されたスルーホールと、

を有する積層構造の半導体装置において、

前記半導体基板表面に前記基本ブロック上方を完全に覆うように箱を形成し、

前記中間メタルのうち最も上方にある最上位メタルが、前記箱の蓋部となるように形成され、

かつ前記箱の内部の中間メタルのいずれかが前記最上位メタルと平行な平面メタルとなるように形成されることを特徴とした半導体装置。

【請求項 6】 前記箱が複数形成され、当該複数の箱の高さが同一でないことを特徴とする請求項 1 乃至請求項 5 記載のいずれかの半導体装置。

【請求項 7】 前記最下位メタル、前記層間絶縁膜及び前記上位メタルを形成する際に同時に、前記箱が形成されることを特徴とする請求項 5 又は請求項 6 記載のいずれかの半導体装置。

【請求項 8】 前記箱外部と前記基本ブロックとの信号をやり取りするための配線が、前記箱の側面に形成した窓を介して形成されていることを特徴とした請求項 5 乃至請求項 7 記載のいずれかの半導体装置。

【請求項 9】 前記箱内部の少なくとも 1 つの中間メタル層が、同一平面上に存在する前記層間絶縁膜の面積よりも、広い面積を有するように形成されていることを特徴とする請求項 1 又は請求項 3 乃至請求項 7 記載のいずれかの半導体装置。

【請求項 10】 前記広い面積を有する中間メタル層が電氣的に絶縁した複数領域に分断されていることを特徴とする請求項 9 記載の半導体装置。

【請求項 11】 前記分断された中間メタル層のそれぞれが、スルーホールを介して、前記基本ブロックと電氣的に導通していることを特徴とする請求項 10 記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置内部に存在するある回路が、他の回路に及ぼす影響を抑

制することを目的とする。

【 0 0 0 2 】

【従来の技術】

一般的な半導体装置には様々な半導体素子が組み込まれている。これらは主に抵抗素子やトランジスタ、容量素子等から成り、それぞれの機能や用途に合わせて1つの回路（以下、基本ブロックと称す）を同一基板内に構成する。

【 0 0 0 3 】

これら複数の基本ブロックが多数配置されることで、半導体装置を成す。

【 0 0 0 4 】

【発明が解決しようとする課題】

しかし、上述した同一基板内の複数の基本ブロックの中には、高周波信号を処理するものもあれば、それら高周波信号の影響（例えば、ノイズ等）から機能上回避しなければならないものもある。しかも、それら両者が設計上の都合により、近くに配置されることも多々あるのが実情である。

【 0 0 0 5 】

従って、高周波信号を処理する基本ブロックが、周囲の基本ブロックに及ぼす影響をできるだけ少なくしなければならない。

【 0 0 0 6 】

そこで、本発明は上記課題に鑑みなされたものであり、周囲に影響を及ぼす基本ブロックから近距離に配置された他の基本ブロックを保護するものである。加えて、近年の半導体装置内部の低インピーダンス化の需要にも応えたものである。

【 0 0 0 7 】

【課題を解決するための手段】

本発明の請求項1では、半導体基板内部に抵抗素子やトランジスタ、容量素子等を多数含んだ回路から成る基本ブロックと、前記基本ブロックの外に形成され、前記半導体基板表面に形成された最下位メタルと、前記最下位メタルの上方に形成された上位メタルと、前記最下位メタルと前記上位メタルと間に形成された層間絶縁膜と、前記最下位メタルと前記上位メタルとが電氣的に導通するように

、前記層間絶縁膜に形成されたスルーホールと、を有する積層構造の半導体装置において、前記半導体基板表面に前記基本ブロック上方を完全に覆うように箱を形成することを特徴とした半導体装置を提供する。

【 0 0 0 8 】

本発明の請求項 2 では、前記箱が金属のみで、または金属と同程度の低インピーダンスを有する材質のみで、構成されていることを特徴とする請求項 1 記載の半導体装置を提供する。

【 0 0 0 9 】

本発明の請求項 3 では、前記最下位メタル、前記層間絶縁膜及び前記上位メタルを形成する際に同時に、前記箱が形成されることを特徴とする請求項 1 記載の半導体装置を提供する。

【 0 0 1 0 】

本発明の請求項 4 では、前記箱外部と前記基本ブロックとの信号をやり取りするための配線が、前記箱の側面に形成した窓を介して形成されていることを特徴とした請求項 1 乃至請求項 3 記載のいずれかの半導体装置を提供する。

【 0 0 1 1 】

本発明の請求項 5 では、半導体基板内部に抵抗素子やトランジスタ、容量素子等を多数含んだ回路を示す基本ブロックと、前記基本ブロックの外に形成され、前記半導体基板表面に形成された最下位メタルと、前記最下位メタルの上方に形成された単数又は複数の中間メタルと、前記最下位メタルの上方に形成された層間絶縁膜と、前記最下位メタルと前記中間メタルとが電氣的に導通するように、前記層間絶縁膜に形成されたスルーホールと、を有する積層構造の半導体装置において、前記半導体基板表面に前記基本ブロック上方を完全に覆うように箱を形成し、前記中間メタルのうち最も上方にある最上位メタルが、前記箱の蓋部となるように形成され、かつ前記箱の内部の中間メタルのいずれかが前記最上位メタルと平行な平面メタルとなるように形成されることを特徴とした半導体装置を提供する。

【 0 0 1 2 】

本発明の請求項 6 では、前記箱が複数形成され、当該複数の箱の高さが同一で

ないことを特徴とする請求項 1 乃至請求項 5 記載のいずれかの半導体装置を提供する。

【 0 0 1 3 】

本発明の請求項 7 では、前記最下位メタル、前記層間絶縁膜及び前記上位メタルを形成する際に同時に、前記箱が形成されることを特徴とする請求項 5 又は請求項 6 記載のいずれかの半導体装置を提供する。

【 0 0 1 4 】

本発明の請求項 8 では、前記箱外部と前記基本ブロックとの信号をやり取りするための配線が、前記箱の側面に形成した窓を介して形成されていることを特徴とした請求項 5 乃至請求項 7 記載のいずれかの半導体装置を提供する。

【 0 0 1 5 】

本発明の請求項 9 では、前記箱内部の少なくとも 1 つの中間メタル層が、同一平面上に存在する前記層間絶縁膜の面積よりも、広い面積を有するように形成されていることを特徴とする請求項 1 又は請求項 3 乃至請求項 7 記載のいずれかの半導体装置を提供する。

【 0 0 1 6 】

本発明の請求項 10 では、前記広い面積を有する中間メタル層が電氣的に絶縁した複数領域に分断されていることを特徴とする請求項 9 記載の半導体装置を提供する。

【 0 0 1 7 】

本発明の請求項 11 では、前記分断された中間メタル層のそれぞれが、スルーホールを介して、前記基本ブロックと電氣的に導通していることを特徴とする請求項 10 記載の半導体装置を提供する。

【 0 0 1 8 】

【発明の実施の形態】

本発明の第 1 の実施形態について、図 1 乃至図 3 を参照しながら以下説明する。

【 0 0 1 9 】

図 1 は本発明の第 1 の実施形態に係る半導体装置 1 A の斜視図である。本実施

形態は、複数のメタル配線を有する積層構造の半導体装置であり、半導体装置 1 A の全面を被覆する層間絶縁膜を有するが、当該層間絶縁膜 7 は、説明の都合上省略する。

【 0 0 2 0 】

次に半導体装置 1 A の構成について説明する（図 1 参照）。

【 0 0 2 1 】

不図示の半導体層上に基本ブロック 2 A、2 B、2 C が形成される。当該基本ブロック 2 A ～ 2 C は、半導体層内部に抵抗素子やトランジスタ、容量素子等を備える回路を多数有するものを、ひとまとまりとみなしたものである。

【 0 0 2 2 】

セル 3 は、当該半導体装置 1 A の表面上に形成された直方体を為す機能単位を示す。当該セル 3 の構成は積層構造から成り、当該積層構造の表面にパッド（不図示）が形成され、基本ブロック 2 A ～ 2 C のいずれかとアルミ蒸着やボンディングワイヤ（不図示）等を介して電氣的に導通される。また、セル 3 はその内部に保護回路を有し、静電破壊等の外部からの影響から保護する機能を有する。本願ではセル 3 を図に示すように半導体装置 1 A の外枠に沿って複数配置した例を開示したが、当該セル 3 の配置及び数に特別な限定はない。

【 0 0 2 3 】

最下位メタル 4 a は、半導体装置 1 A の不図示な半導体基板のシリコン酸化膜表面に形成した金属（メタル）配線を表し、基板 GND と接続している。この最下位メタル 4 a は、例えばアルミの蒸着により形成される一定の幅を有した配線である。当該最下位メタル 4 a は、セル 3 や基本ブロック 2 A ～ 2 C と電氣的に接続される。

【 0 0 2 4 】

上位メタル 5 a は、積層構造の半導体装置 1 A の最下位メタル 4 a 以外の上方に配置されたメタルを表し、例えば最上位メタルを表す。当該上位メタル 5 a は、セル 3 の外側に沿って、半導体装置 1 A の外周と取り囲むように形成する。本願では、セル 3 の表面の一部に上位メタル 5 a が形成した例を開示したが、特にセル 3 の表面の上位メタル 5 a は、本実施形態では必ずしも必要な要素ではない

。層間絶縁膜 7 は半導体装置 1 A の外周に沿って、半導体基板上に形成され、当該基板と上位メタル 5 a とが成す空間を補充する。

【 0 0 2 5 】

本発明の特徴は、基本ブロック 2 A 上に全体を覆うように箱（以下、BOX と称す）を形成することにある。例えば、基本ブロック 2 A が高周波信号を処理する回路であり、ノイズを発生するものであるとき、当該ブロック 2 A の周囲に位置する基本ブロック 2 B、2 C にノイズによる悪影響を与えないように当該 BOX を形成して、その影響を防御するものである。発生したノイズは、当該 BOX を経由し、GND に接続された最下位メタル 4 a 及びセル 3 内の不図示な保護回路を經由し、半導体装置 1 A の外に出る。

【 0 0 2 6 】

また、逆に基本ブロック 2 B、2 C がノイズ源である場合に、そのノイズから基本ブロック 2 A を保護する用途でもよい。この場合では、発生したノイズが BOX に流れ込み、最下位メタル 4 a 及びセル 3 内の不図示な保護回路を經由し、半導体装置 1 A の外に出る。

【 0 0 2 7 】

当該 BOX は、積層構造の半導体装置 1 A を形成する際に一緒に作り込む。また、当該 BOX を別工程で形成し（例えばアルミニウム等の金属だけで形成した箱を形成し）、その後基本ブロック 2 A 上に配置してもよい。

【 0 0 2 8 】

以下、積層構造の半導体装置 1 A を形成する際に一緒に作り込む場合の BOX の概要について以下、図 2 を参照しながら説明する。

【 0 0 2 9 】

図 2 は、半導体装置 1 A の積層構造を利用して形成した、本実施形態の特徴である BOX の斜視図である。この図では、例として 4 層のメタル配線による BOX 構造を開示しているが、積層であれば何層であってもよい。

【 0 0 3 0 】

当該 BOX の側面は層間絶縁膜 7 を間に形成した 2 層目メタル 8、3 層目メタル 9、4 層目メタル 10 から成る。また、当該 BOX の上面（蓋）は、4 層目メ

タル 1 0 で全面被覆される。

【 0 0 3 1 】

2 層目メタル 8、3 層目メタル 9、4 層目メタル 1 0 は、スルーホール 1 1 を介してそれぞれ電氣的に導通される。当該スルーホール 1 1 は、各メタル間に形成した層間絶縁膜 7 内に設けたものであり、メタルにて充填されている。

【 0 0 3 2 】

本実施形態では、当該スルーホール 1 1 の数やその幅についての制限はない。当該スルーホール 1 1 の数が多いほど、BOX の側面の層間絶縁膜 7 が減少し、ノイズ対策としての効果を有する。同様に当該スルーホール 1 1 の幅（直径）が大きいほど、BOX の側面の層間絶縁膜 7 が減少し、ノイズ対策としての効果を有する。当該ノイズは層間絶縁膜 7 を経由して外部へ、又は外部からの影響を及ぼすためである。

【 0 0 3 3 】

しかし、様々な設計上の制約により、当該スルーホール 1 1 を側面に形成できない場合もあるため、本実施形態では BOX 側面にスルーホール 1 1 を形成しない場合も含む。この場合、BOX 側面はすべて層間絶縁膜 7 と成り、ノイズ対策として十分とは言えない。しかし、上位メタル（蓋）を 4 層目メタル 1 0 で形成しているため、この場合 BOX 上方へのノイズ対策としてある程度の効果が見込まれる。

【 0 0 3 4 】

窓 A、窓 B は、BOX 直下にある基本ブロック 2 A と信号をやりとりするために設けたものである。当該窓 A、窓 B は、BOX 直下にある基本ブロック 2 A と BOX 外部との信号をやりとりするための取り出し口、又は取り込み口に過ぎない。窓 A、窓 B の内部には、層間絶縁膜 7 を介して金属で充填された、配線 A、配線 B を形成する構成となる。これら配線 A、B については、図 3 にて後述する。

【 0 0 3 5 】

図 2 では、例として窓 A を 3 層目メタル 9 と同一平面上に形成したものを開示した。窓 A には、後述する配線 A が形成され、当該配線 A と 3 層目メタル 9 とが

電氣的に導通させないため、窓 A の枠に薄く層間絶縁膜 7 を形成させる。この枠に形成した薄い層間絶縁膜 7 は窓 B においても同様に形成する。

【 0 0 3 6 】

また、図 2 では、例として 2 つの窓 A、窓 B を上下の同位置に形成したもの（窓 B の上方に窓 A がある位置関係）を開示した。しかし、本発明ではこの窓の位置や数に特に制限があるものではなく、図 2 だけの位置関係に限定したものではない。

【 0 0 3 7 】

次に、図 2 の B O X の内部について、図 3、4 を用いて説明する。図 3 は図 2 の X - X 線断面図を、図 4 は図 2 の Y - Y 線断面図を表す。

【 0 0 3 8 】

また、当該 B O X は、半導体基板 1 2 内に形成された基本ブロック 2 A 上に形成され、当該 B O X 内部は、4 層メタル 1 0 を最上位メタル（蓋）として、その内部は層間絶縁膜 7 で充填されている。側面は、上述したように 2 層メタル 8、3 層メタル 9、層間絶縁膜 7 によって形成される。

【 0 0 3 9 】

以下、図 3 について説明する。

【 0 0 4 0 】

図 3 は、図 2 の B O X の側面のスルーホール 1 1 に沿って切った X - X 線断面図であり、当該切り口に窓 A、窓 B は含まない。

【 0 0 4 1 】

B O X 内部は層間絶縁膜 7 によって完全に充填されている。B O X の側面には、各メタル（最下位メタル 4 a、2 層目メタル 8、3 層目メタル 9、4 層目メタル 1 0）間を、金属（例えば、アルミ）で充填されたスルーホール 1 1 が形成されている。これにより、B O X の蓋である 4 層目メタル 1 0 は、基板 G N D に接続された最下位メタル 4 a と電氣的に導通することとなる。

【 0 0 4 2 】

上述した B O X は半導体基板 1 2 a 表面上に形成したシリコン酸化膜 1 2 b 上に形成されたものである。尚、図 3 では、基本ブロック 2 A は半導体基板 1 2 a

及びBOX内部の層間絶縁膜7の両領域に形成されたものを開示したが、当該基本ブロック2Aは多数の回路の集まりを概念的に表現したものであるため、その全部が半導体基板12a内部に完全に埋設した形状でもよい。以下、この明細書内において、各基本ブロックの断面については同様の構成である。

【0043】

これらの構成の下、BOX内部（基本ブロック2A）から発生したノイズは、BOXの側面及び蓋の金属部（スルーホール11及び各メタル）を経由して、基板GNDに接続された最下位メタル4aに至ることで、BOXの周囲の他の基本ブロックへの悪影響を遮断する。また、BOX内部を外部からのノイズから保護する場合も同様である。

【0044】

以下、図4について説明する。

【0045】

図4は、図2の両窓A、窓Bを含むY-Y線断面図である。

【0046】

配線Aは、BOX外部から窓Aを経由してBOX内部に引き込まれ、その後BOX内において、半導体基板12内の基本ブロック2Aの所望位置に接続されるように屈折した形状を成す。同様に、配線BもBOX外部から窓Bを経由して引き込まれ、基本ブロック2Aの所望位置に接続される。配線A、Bは基本ブロック2Aへの入力信号又は出力信号をやりとりする配線を表すが、その本数や配置及び屈折形状に特に限定はない。

【0047】

本実施形態において、特にBOXを一緒に作りこむ場合、配線Aは3層目メタル9と、配線Bは2層目メタル8と同時に形成される。

【0048】

図3、4では、4層目メタル10を2層目メタル8や3層目メタル9に比較して厚く表現したが、特にそれらの膜厚関係に大きな意図はなく、すべての膜厚が同じでも良いし、すべての膜厚が相違していてもよい。それらは、半導体装置1Aの設計上の種々の形態またはニーズにより変更する。

【 0 0 4 9 】

以上より、本発明の第 1 の実施形態では、他の基本ブロック 2 B、2 C に悪影響を及ぼす基本ブロック 2 A の上方に BOX を形成することで、当該影響を抑制する。また、基本ブロック 2 B、2 C が悪影響を及ぼす場合、基本ブロック 2 A を BOX で保護し、それらの影響を抑制してもよい。

【 0 0 5 0 】

次に本発明の第 2 の実施形態（半導体装置 1 B）について図 5 を参照しながら説明する。図 5 と第 1 の実施形態（図 1）の相違点は、最下位メタル 4 b が、半導体基板 1 2 上の不図示なシリコン酸化膜表面全体に渡って形成されている点である。このとき、最下位メタル 4 b は基本ブロック 2 B、2 C 上には形成されない。

【 0 0 5 1 】

これにより、本発明の第 2 の実施形態では、基板 GND に接続された最下位メタル 4 b が広い面積を有するため、半導体装置 1 B の内部の低インピーダンス化を実現することができる。

【 0 0 5 2 】

以上より、本発明の第 2 の実施形態では、上述した第 1 の実施形態の効果に加え、低インピーダンスの半導体装置 1 B を実現することができる。

【 0 0 5 3 】

次に本発明の第 3 の実施形態について、図 6 乃至図 1 2 を参照しながら以下説明する。

【 0 0 5 4 】

図 6 は本発明の実施形態に係る半導体装置 1 C の斜視図である。

【 0 0 5 5 】

また、半導体装置 1 C の構成については、2 つの箱（BOX）を有するという点で、本発明の第 2 の実施例と相違し、また BOX 内部に後述する平面メタル 1 3 を形成することに特徴を有する。

【 0 0 5 6 】

つまり、本実施形態には以下の 2 つの特徴がある。第 1 の特徴として、BOX

を複数（例えば、2つ）用いていること。このとき、複数のBOX 1、BOX 2の高さはすべて同一のものである必要はない。第2の特徴として、BOX内部の中間メタル層がBOX内部の同一平面内に対して、広く形成していることである。

【0057】

以下、本実施形態の第1の特徴について述べる。基本ブロック2A、2B上に覆うように2つの高さの異なる箱（以下、BOX 1、BOX 2と称す）を形成する。これらBOX 1、BOX 2のノイズの影響を防御する作用については、上述した通りである。

【0058】

当該BOX 1、BOX 2は、積層構造の半導体装置1Cを形成する際に一緒に作り込むことも可能である。この場合、BOX 1、BOX 2の蓋（最上位メタル）は、例えば図6の上位メタル5cを利用してもよい。

【0059】

また、当該BOX 1、BOX 2を別工程で形成し（例えばアルミニウム等の金属だけで形成した箱を形成し）、その後基本ブロック2A、2B上に配置してもよい。

【0060】

尚、本実施形態では、BOX 1とBOX 2との高さが相違する場合を開示する。具体例として、BOX 1は4層の積層構造のBOXを、BOX 2は、3層の積層構造のBOXについて述べる。

【0061】

以下、積層構造の半導体装置1Cを形成する際に一緒に作り込む場合のBOX 1の構成について以下図7乃至図9を参照しながら、BOX 2の構成について以下図10乃至図12を参照しながら説明する。

【0062】

図7は本実施形態の特徴であるBOX 1の斜視図である。同図において、BOX 1の外見上においては、図2のBOXと差異はないので、その説明は省略する。

【 0 0 6 3 】

次に、本実施形態の第 2 の特徴について述べる。上述したように、本実施形態の第 2 の特徴は、BOX 内部の中間メタル層が BOX 内部の同一平面内に広く形成していること（後述する平面メタル 1 3 が該当する）である。このとき「広く」とは、同一平面において、後述する平面メタル 1 3 の面積が、当該同一平面に形成された層間絶縁膜 7 の面積よりも大きいものと定義する。

【 0 0 6 4 】

次に各 BOX 1、BOX 2 の具体的な構成について、図 8、図 9 及び図 1 0、図 1 1 を参照にしながら詳細に述べていく。

【 0 0 6 5 】

BOX 1 は、半導体基板 1 2 内に形成された基本ブロック 2 A 上に形成されている。当該 BOX 1 内部は、4 層メタル 1 0 を蓋（最上位メタル）として、その内部は層間絶縁膜 7 で充填されている。側面は、上述したように 2 層メタル 8、3 層メタル 9、層間絶縁膜 7 によって形成される。

【 0 0 6 6 】

以下、図 8 について説明する。

【 0 0 6 7 】

図 8 は、図 7 の BOX 1 の側面のスルーホール 1 1 に沿って切った X 1 - X 1 線断面図あり、当該切り口に窓 A、窓 B は含まない。

【 0 0 6 8 】

BOX 1 の内部においては、2 層目メタル 8 が 4 層目メタル 1 0 と同様に平面（以下、平面メタル 1 3 と称す）を成し、当該平面メタル 1 3 と最上位メタルである 4 層目メタル 1 0 とが平行となるように形成される。ここで、平面メタル 1 3 は BOX 1 の側面内に形成された 2 層目メタル 8 と同一平面上に形成されたものではあるが、両者は電氣的に導通するものではなく、離間した距離を維持する。当該離間距離を補充するように層間絶縁膜 7 が充填されている。

【 0 0 6 9 】

ここで、図 8 では、2 層目メタル 8 が平面メタル 1 3 を成す旨を開示した。しかし、設計上の制約やその他の条件により、一番上の層（図 8 では 4 層目メタル

10) 及び最下位メタル4以外の層が平面メタル13と成ればよい。つまり、例えば8層構造であれば、2層目から7層目までのいずれかの層のメタルが平面メタル13と成り、また、それらの平面メタル13は2層目メタルと5層目メタルといった具合に複数形成してもよい。また、BOX1内部は上述した平面メタル13の上方及び下方では、層間絶縁膜7によって完全に充填されている。

【0070】

また、BOX1の側面には、各メタル（最下位メタル4、2層目メタル8、3層目メタル9、4層目メタル10）間を、金属（例えば、アルミ）で充填されたスルーホール11が形成されている。これにより、BOX1の蓋である4層目メタル10は、GNDに接続された最下位メタル4と電氣的に導通することとなる。

【0071】

つまり、BOX1内部（基本ブロック2A）から発生したノイズは、BOX1の内部のメタル平面13を経由してBOX1外へ排出される。当該ノイズは、GNDに接続された最下位メタル4を通じて、不図示な保護回路を含むセル3を経由して、半導体装置1外へと排出される。これにより、BOX1の周囲の他の基本ブロックへの悪影響を遮断する。

【0072】

また、BOX1内部を他の基本ブロック2Cから発生したノイズから保護する場合は、当該ノイズはBOX1に至るも平面メタル13を通じ、最下位メタル4を経由して、上述したように半導体装置1外へ排出される。これにより、基本ブロック2Aの回路は外部のノイズに影響されず、安定した動作をすることができる。

【0073】

以下、図9について説明する。

【0074】

図9は、図7の窓A、窓Bを含むX2-X2線断面図である。

【0075】

配線Aは、BOX1外部から窓Aを経由してBOX1内部に引き込まれ、その

後BOX 1 内において、半導体基板 1 2 内の基本ブロック 2 A の所望位置に接続されるように屈折した形状を成す。同様に、配線 B も BOX 1 外部から窓 B を経由して引き込まれ、基本ブロック 2 A の所望位置に接続される。配線 A, B は基本ブロック 2 A への入力信号又は出力信号をやりとりする配線を表すが、その本数や配置及び屈折形状に特に限定はない。

【 0 0 7 6 】

2 層目メタル 8 は、図 8 に示したように平面メタル 1 3 の一部を形成する。つまり、配線 B と平面メタル 1 3 とは同一のものを示すことになる。また、当該平面メタル 1 3 と配線 A とは、一定の厚みを有する層間絶縁膜 7 a を形成することで、両者が短絡しないように保護されている。

【 0 0 7 7 】

次に BOX 2 について図 1 0 を参照しながら説明する。BOX 2 は、BOX 1 に比べ低い積層構造を示す。具体的には、3 層構造を開示した。BOX 1 との相違点は、最上位メタルが 3 層目メタル 9 であるという点である。

【 0 0 7 8 】

当該 BOX 2 は、半導体基板 1 2 内に形成された基本ブロック 2 B 上に形成され、2 つの窓 C、窓 D が形成されている。これら窓 C、1 2 d は、2 層目メタル 8 と同一平面上に形成されたものである。但し、窓 C には配線 C が、窓 D には配線 D がそれぞれ配置されている。これらの配線 C 及び配線 D は図 9 の BOX 1 の配線 A 及び配線 B と同様に、基本ブロックとの信号のやりとりをするためのものである。

【 0 0 7 9 】

当該 BOX 2 内部は、3 層メタル 9 を蓋（最上位メタル）として、その内部は層間絶縁膜 7 で充填されている。側面は、上述したように 2 層メタル 8、層間絶縁膜 7 によって形成される。

【 0 0 8 0 】

つまり、BOX 1 では、最上メタルである 4 層目メタル 1 0 と半導体基板 1 2 とは、BOX 1 の側面を経由して電氣的に導通する。したがって、4 層目メタル 1 0 は基板 GND（グランド）と同電位を維持する。

【 0 0 8 1 】

次に、図 1 0 の B O X 2 の内部について、図 1 1、図 1 2 を用いて説明する。
図 1 1 は図 1 0 の Y 1 - Y 1 線断面図を、図 1 2 は図 1 0 の Y 2 - Y 2 線断面図を表す。

【 0 0 8 2 】

以下、図 1 1 について説明する。

【 0 0 8 3 】

図 1 1 は、図 1 0 の B O X 1 の断面図あり、当該切り口に窓 C 及び窓 D は含まない。

【 0 0 8 4 】

B O X 2 の内部においては、最上メタルである 3 層目メタル 1 0 と半導体基板 1 2 とは、B O X 2 の側面を経由して電氣的に導通する。したがって、3 層目メタル 9 は基板 G N D (グランド) と同電位を維持する。

【 0 0 8 5 】

また、2 層目メタル 8 が 3 層目メタル 9 と同様に平面メタル 1 3 を成し、両者が平行となるように形成される。このとき、平面メタル 1 3 は、B O X 1 の平面メタル 1 3 と同様に 2 層目メタル 8 と離間して形成される。同様に、当該離間位置には、層間絶縁膜 7 が充填される。

【 0 0 8 6 】

B O X 2 の側面には、各メタル (最下位メタル 4、2 層目メタル 8、3 層目メタル 9) 間を、金属 (例えば、アルミ) で充填されたスルーホール 1 1 が形成されている。これにより、B O X 2 の蓋である 3 層目メタル 9 は、G N D に接続された最下位メタル 4 と電氣的に導通することとなる。

【 0 0 8 7 】

つまり、B O X 1 では、平面メタル 1 3 と基本ブロック 2 A とは、B O X 1 内部のスルーホールを経由して電氣的に導通する。したがって、平面メタル 1 3 は回路 G N D (グランド) と同電位を維持する。

【 0 0 8 8 】

以下、図 1 2 について説明する。

【 0 0 8 9 】

図 1 2 は、図 1 0 の窓 C を含む断面図である。

【 0 0 9 0 】

配線 C は、BOX 2 外部から窓 C を経由して BOX 2 内部に引き込まれ、その後 BOX 2 内において、半導体基板 1 2 内の基本ブロック 2 B の所望位置に接続されるように屈折した形状を成す。配線 C は基本ブロック 2 B への入力信号又は出力信号をやりとりする配線を表すが、その本数や配置及び屈折形状に特に限定はない。

【 0 0 9 1 】

配線 C は、2 層目メタル 8 と同一平面上に形成され、スルーホール 1 4 を経由して、基本ブロック 2 A と電氣的に導通する。したがって、平面メタル 1 3 は回路 GND (グランド) と同電位を維持する。

【 0 0 9 2 】

また、スルーホール 1 5 は平面メタル 1 3 とは電氣的に導通しないように配置されている。

【 0 0 9 3 】

図 1 3 は、図 1 0 に示す BOX 2 の 2 層メタル 8 と同一平面上に形成した平面メタル 1 3 を明確に示したものである。つまり、離間した 2 つの平面メタル 1 3 と、スルーホール 1 4、1 5 と、基本ブロック 2 A との関係を明示したものであるため、その他の構成要素を省略した図である。

【 0 0 9 4 】

このとき平面メタル 1 3 は離間した 2 つの領域に分断された構成 (以下、平面メタル 1 3 A 及び平面メタル 1 3 B と称す) となる。例えば、平面メタル 1 3 A では、配線 C において信号の取り出しを行い、当該平面メタル 1 3 A はスルーホール 1 4 を介して基本ブロック 2 A と電氣的に導通している。また、平面メタル 1 3 B は、配線 D において信号の取り込みを行い、当該平面メタル 1 3 B はスルーホール 1 5 を介して基本ブロック 2 A と電氣的に導通している。ここで、配線 C は信号の取り込みを行い、配線 D は信号の取り出しを行うためのものでもよい。

【 0 0 9 5 】

つまり、本実施形態は平面メタル 1 3 は 2 層メタル 8 と同一平面上に形成されたものも含まれる。つまり、当該平面メタル 1 3 が一定の離間距離を有した平面メタル 1 3 A、平面メタル 1 3 B のように分断されたものであってもよい。このときの両平面メタル 1 3 A、1 3 B の面積比及び形状については特に制限はなく、それぞれが電氣的に絶縁した複数領域に分断されていることに加えて、両領域がそれぞれスルーホール 1 4、1 5 を介して基本ブロック 2 A と電氣的に導通してさえいればよい。

【 0 0 9 6 】

また、図 1 3 では、平面メタル 1 3 を平面メタル 1 3 A、1 3 B と 2 つに分断した例を開示したが、これは設計等のニーズにより 3 つ以上に分断したものであってもよい。

【 0 0 9 7 】

尚、本発明の各実施形態では、具体例として B O X が複数存在する場合を開示した。しかし、本発明では B O X の数や配置関係に特に制限はない。つまり、B O X が複数存在し、それらを隣接して、又は大きく離間した位置に配置してもよい。

【 0 0 9 8 】

加えて、本発明の各実施形態では、バイポーラデバイスや M O S デバイス等の能動素子を含む半導体装置、M I X E R、A G C 回路等のギルバート C e l l 構造を持つ対象性が必要な半導体装置、高周波領域に使用される半導体装置、S i G e P r o c e s s を使用したときに使用される半導体装置、衛星テレビ、地上波テレビ、ケーブルテレビ、無線 L A N 用の半導体装置、等に利用されるものも含まれる。

【 0 0 9 9 】

以上より、本発明の実施形態では、他の基本ブロック 2 C に悪影響を及ぼす基本ブロック 2 A、2 B の上方に B O X 1、B O X 2 を形成することで、当該影響を抑制する。また、基本ブロック 2 C に悪影響を及ぼす場合、基本ブロック 2 A、2 B を B O X 1、B O X 2 で保護し、それらの影響を抑制してもよい。

【 0 1 0 0 】

また、最下位メタル4以外の各層メタルを平面メタルにすることで、基本ブロックの回路GNDと基板GNDとを別に設けることとなり、当該基本ブロックの回路動作が安定する。

【 0 1 0 1 】

【発明の効果】

以上より、本発明では、他の基本ブロックが与える悪影響をBOXを用いることでその影響を抑制できる。加えて、最下位メタルを基本ブロック以外の半導体基板表面の全面に付すことで本発明の半導体装置の低インピーダンス化が実現できる。

【 0 1 0 2 】

加えて、BOX内部の積層構造に平面メタルを形成することで、基本ブロックの回路GNDと基板GNDと別に設けることで、BOX外からの影響を極端に少ないで、基本ブロックの回路動作を更に安定することが可能となる。

【 0 1 0 3 】

また、BOXは蓋（たとえば、最上位メタル）や側面に広く金属を用いているため、放熱性に優れているという効果を有する。

【図面の簡単な説明】

【図1】 本発明の第1の実施形態に係る半導体装置を示す斜視図である。

【図2】 図1のBOXを示す斜視図である。

【図3】 図2の線断面図である。

【図4】 図2の線断面図である。

【図5】 本発明の第2の実施形態に係る半導体装置を示す斜視図である。

【図6】 本発明の第3の実施形態に係る半導体装置を示す斜視図である。

【図7】 図6のBOX1を示す斜視図である。

【図8】 図7の断面図である。

【図9】 図7の断面図である。

【図10】 図6のBOX2を示す斜視図である。

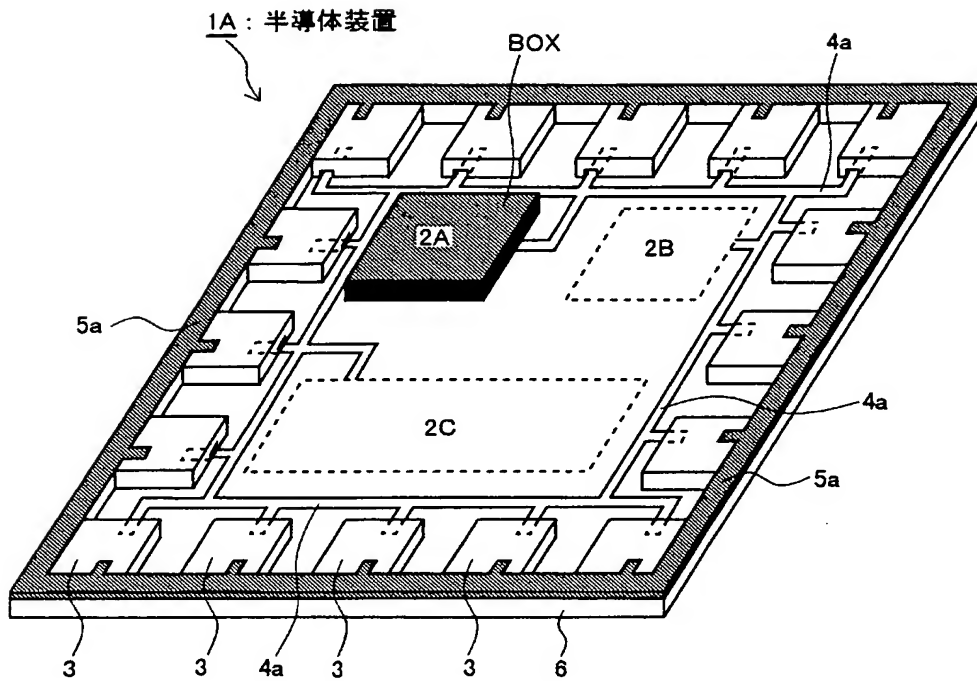
【図11】 図10の断面図である。

【図 1 2】 図 1 0 の断面図である。

【図 1 3】 図 1 0 の内部を示した斜視図である。

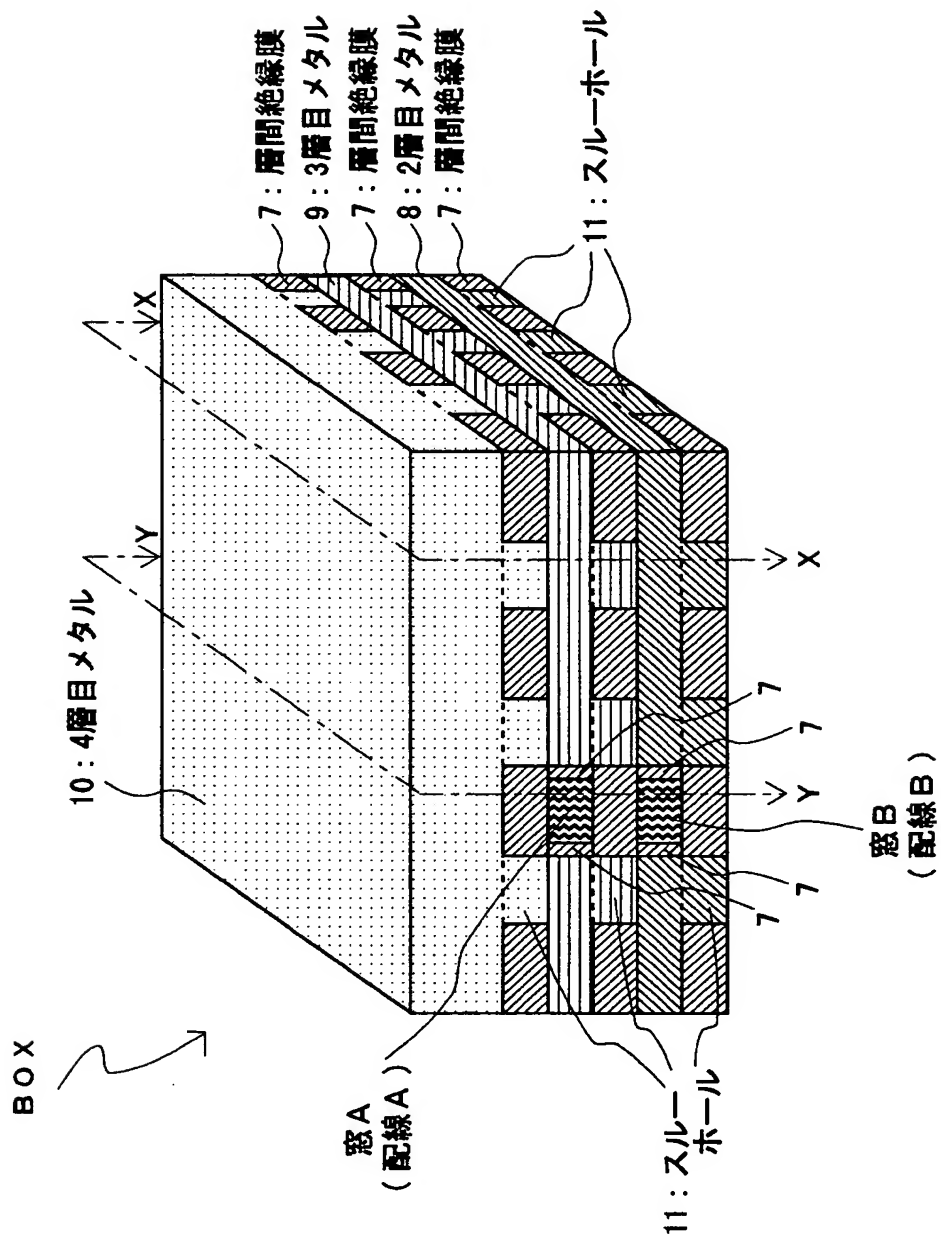
【書類名】 図面

【図 1】

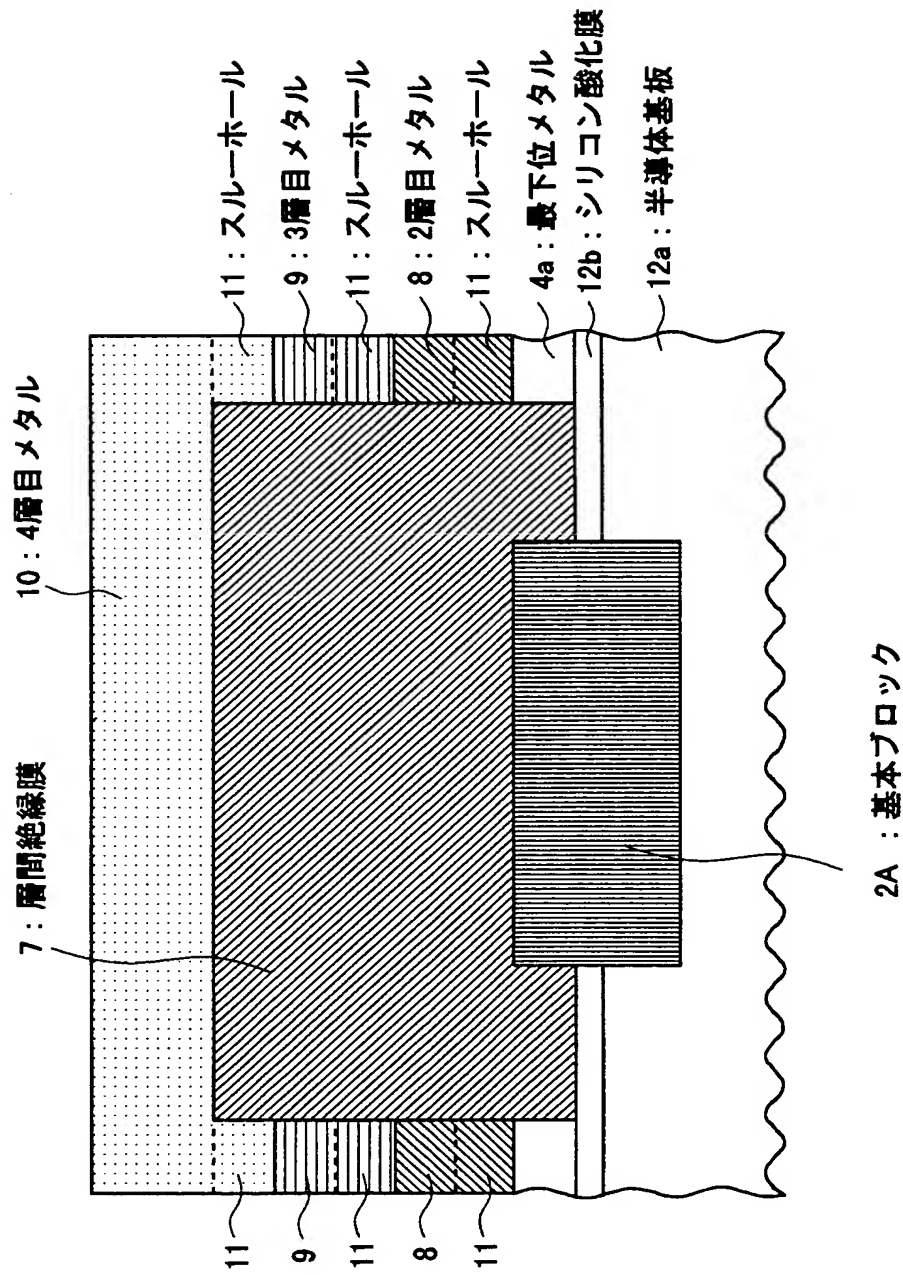


2A,2B,2C : 基本ブロック 3 : セル 4a : 最下位メタル
5a : 上位メタル 6 : 層間絶縁膜

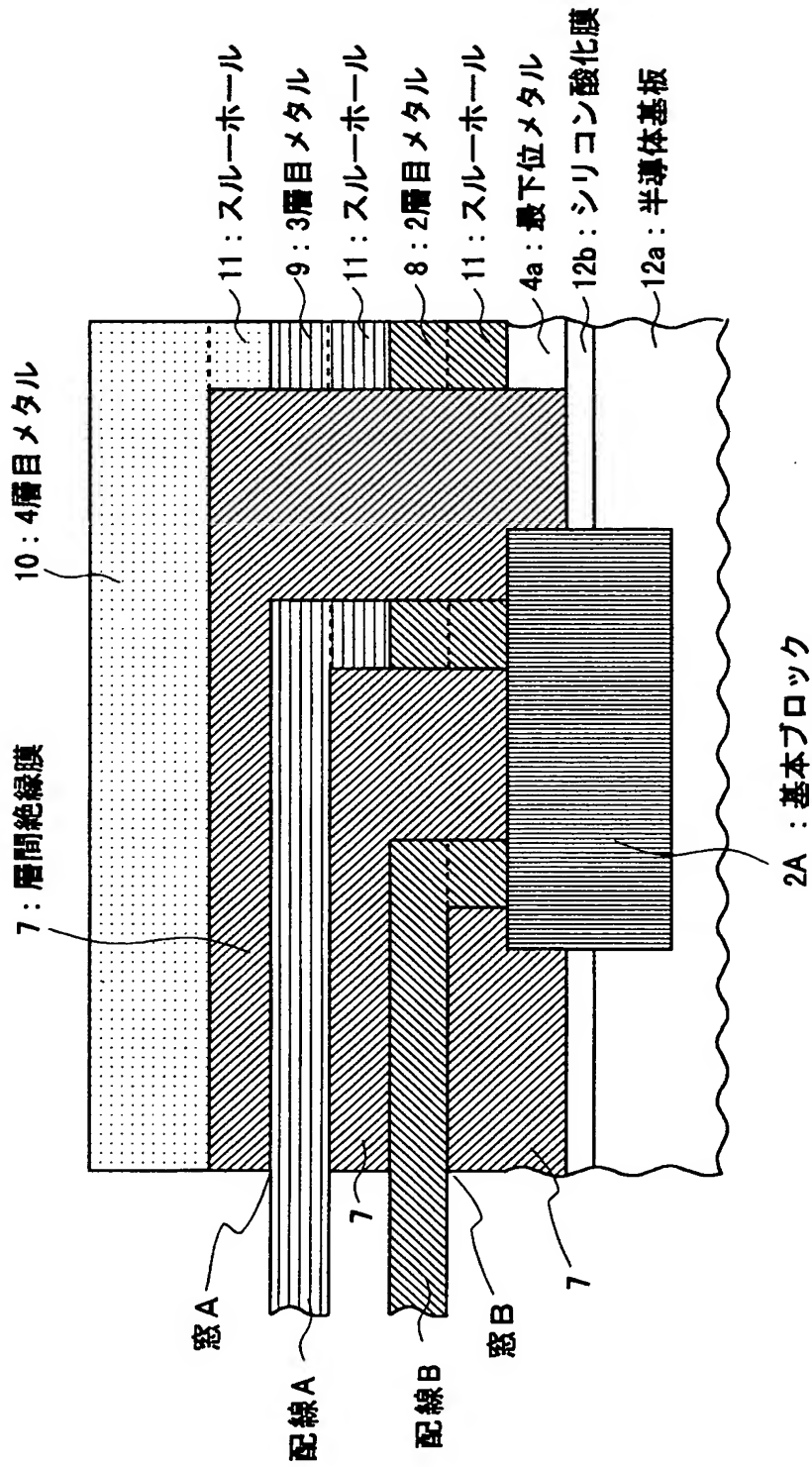
【図 2】



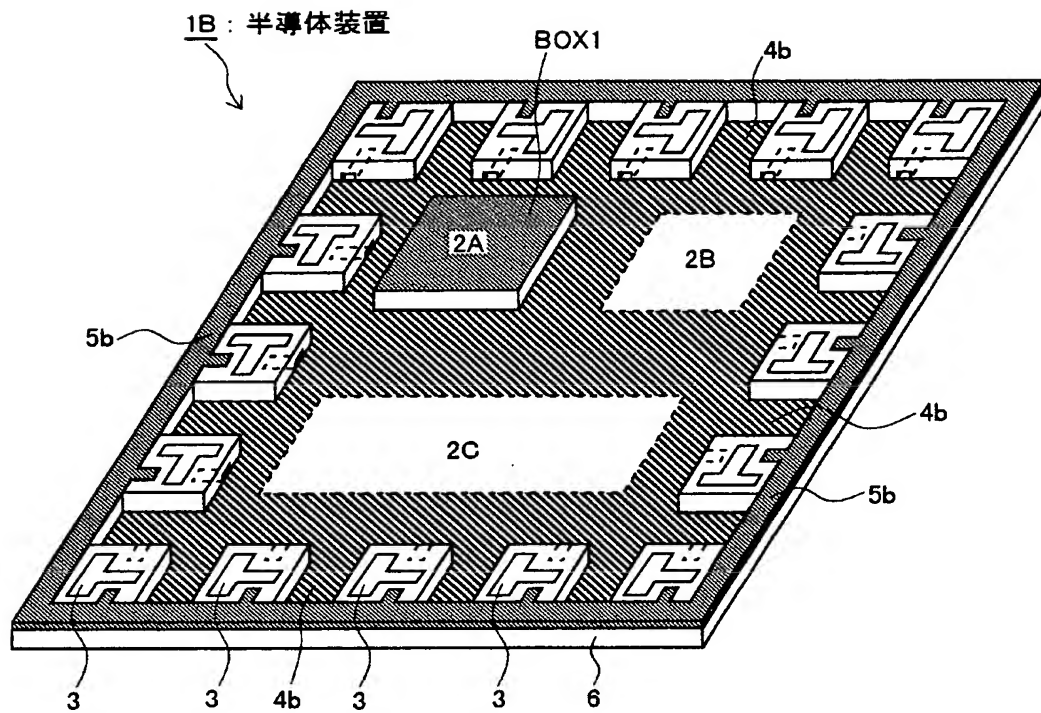
【図 3】



【図 4】

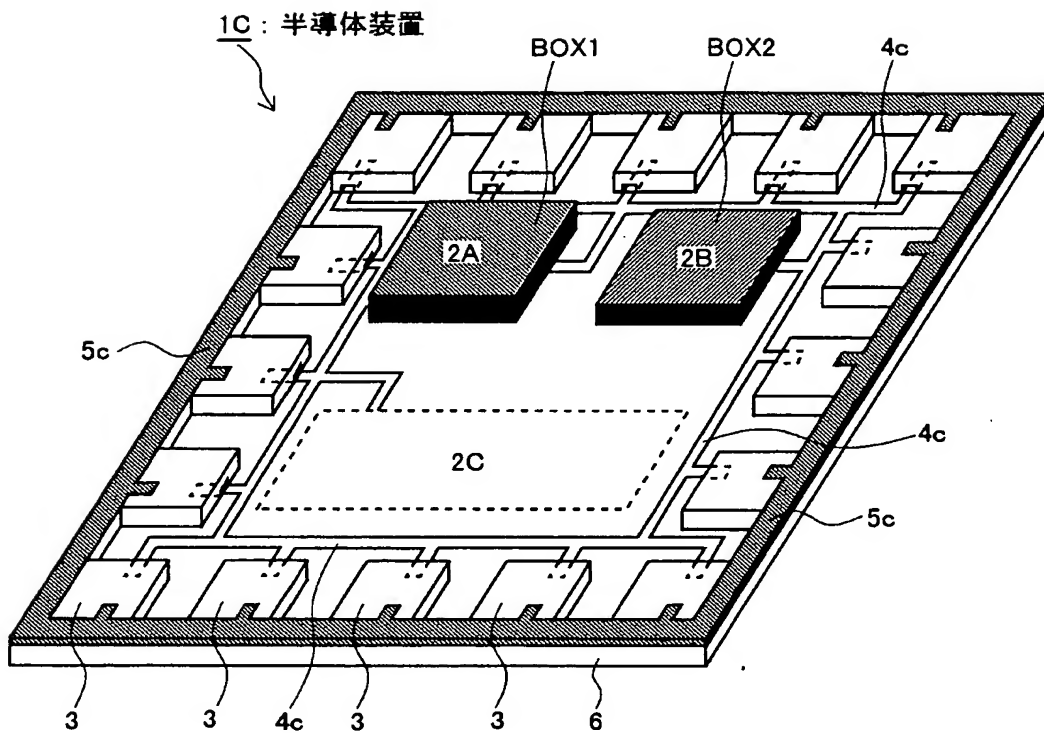


【図 5】



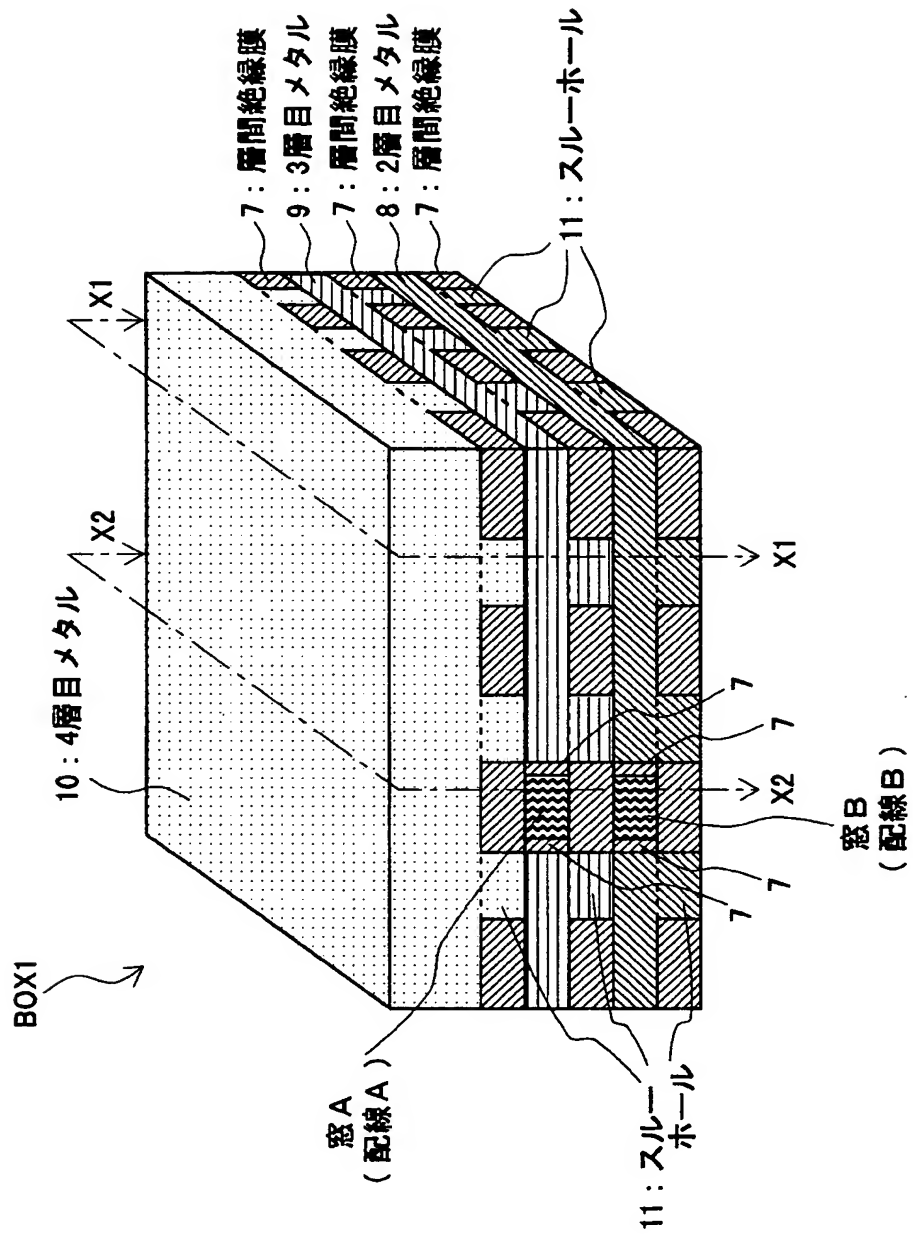
2A,2B,2C : 基本ブロック 3 : セル 4b : 最下位メタル
 5b : 上位メタル 6 : 層間絶縁膜

【図 6】

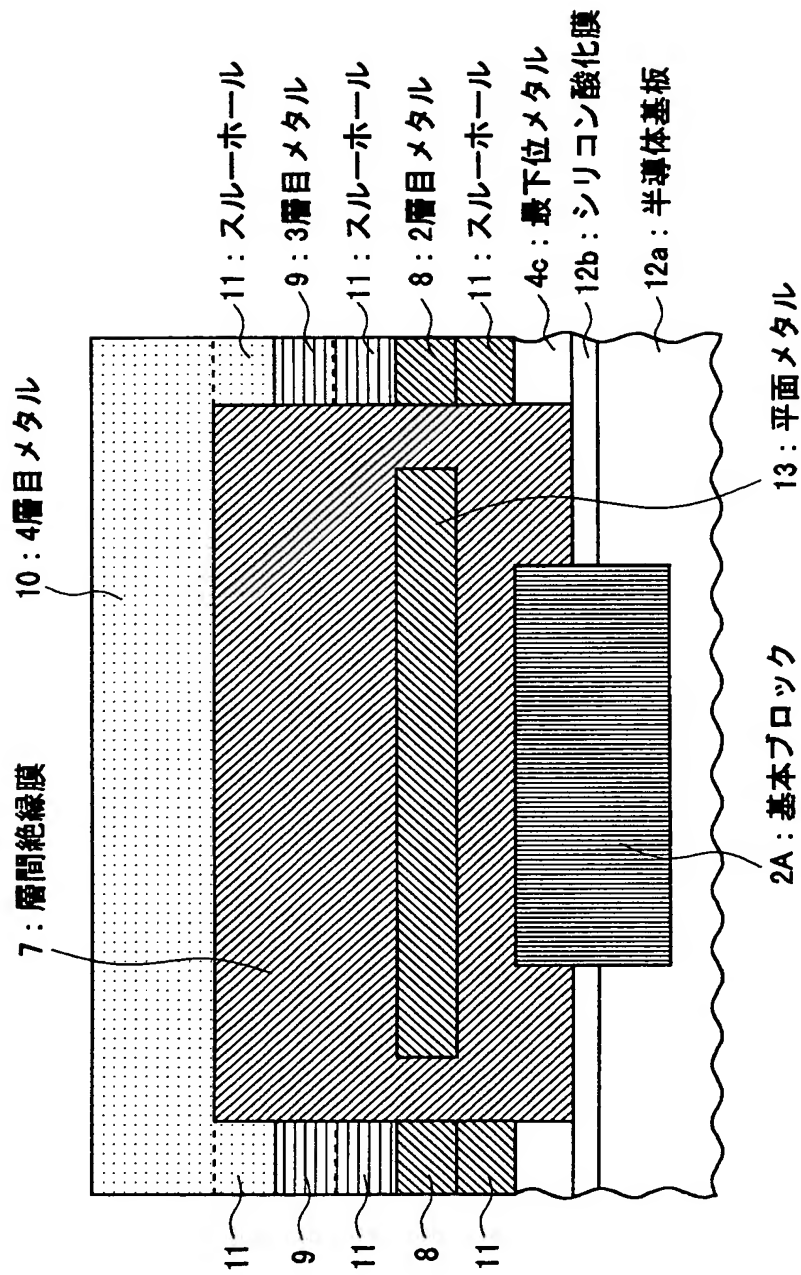


2A,2B,2C : 基本ブロック 3 : セル 4c : 最下位メタル
5c : 上位メタル 6 : 層間絶縁膜

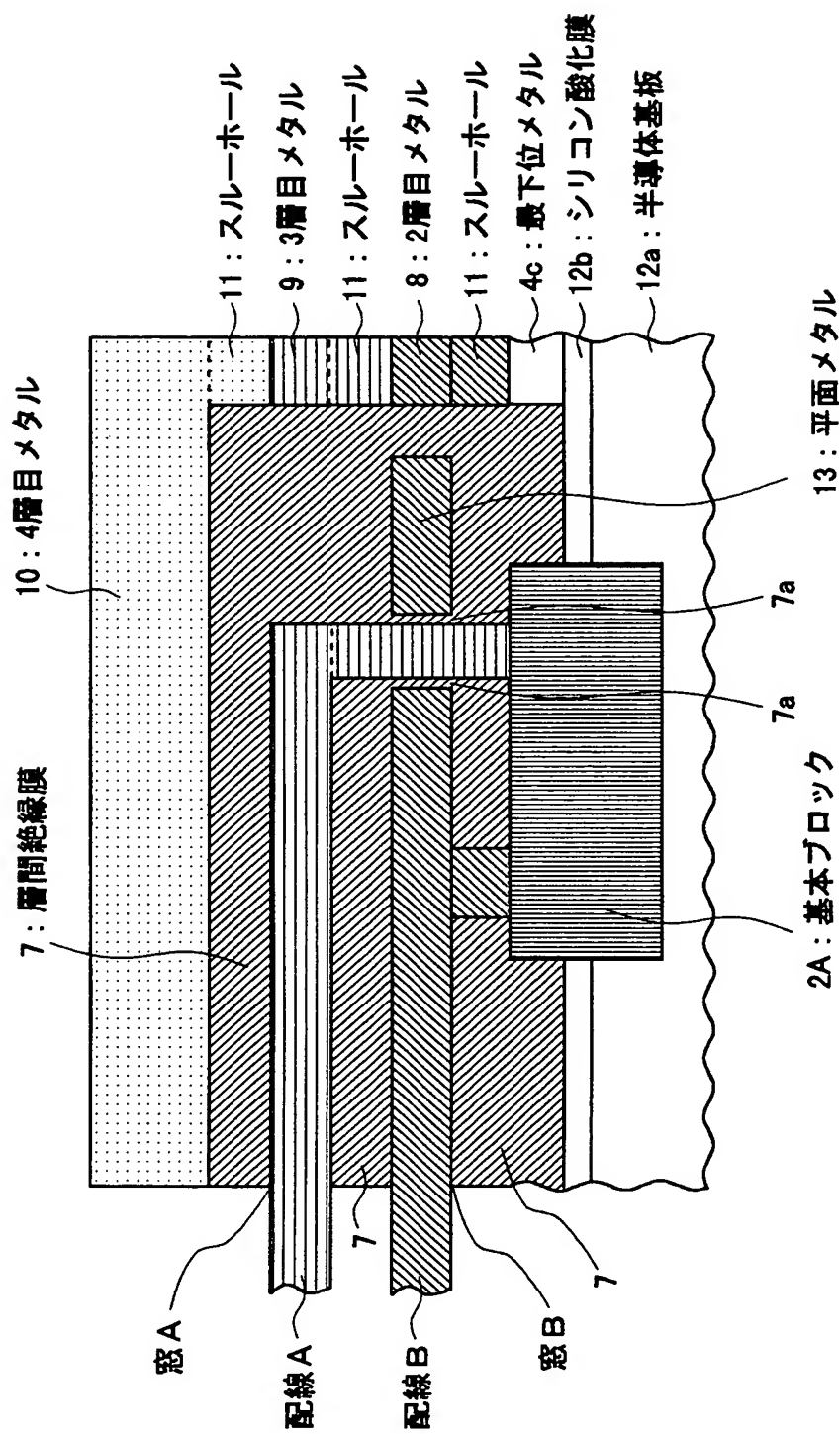
【図 7】



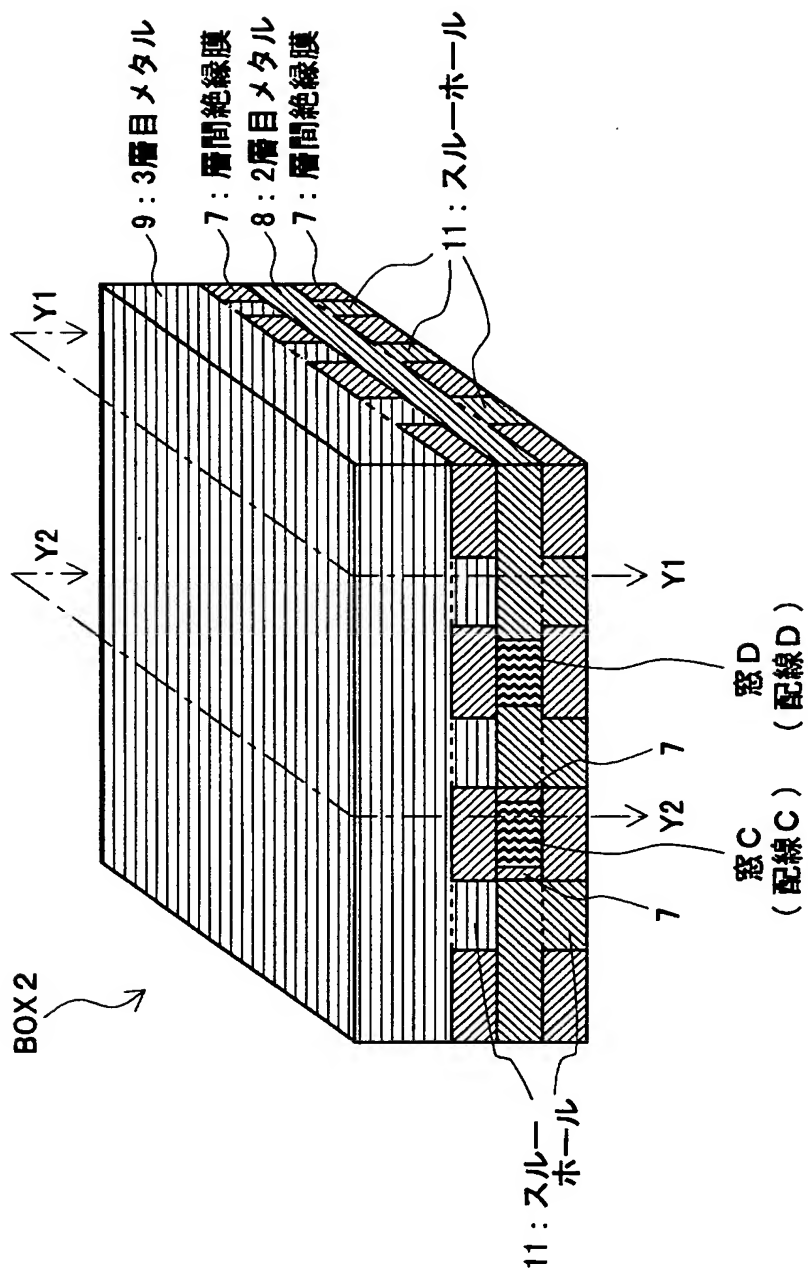
【図 8】



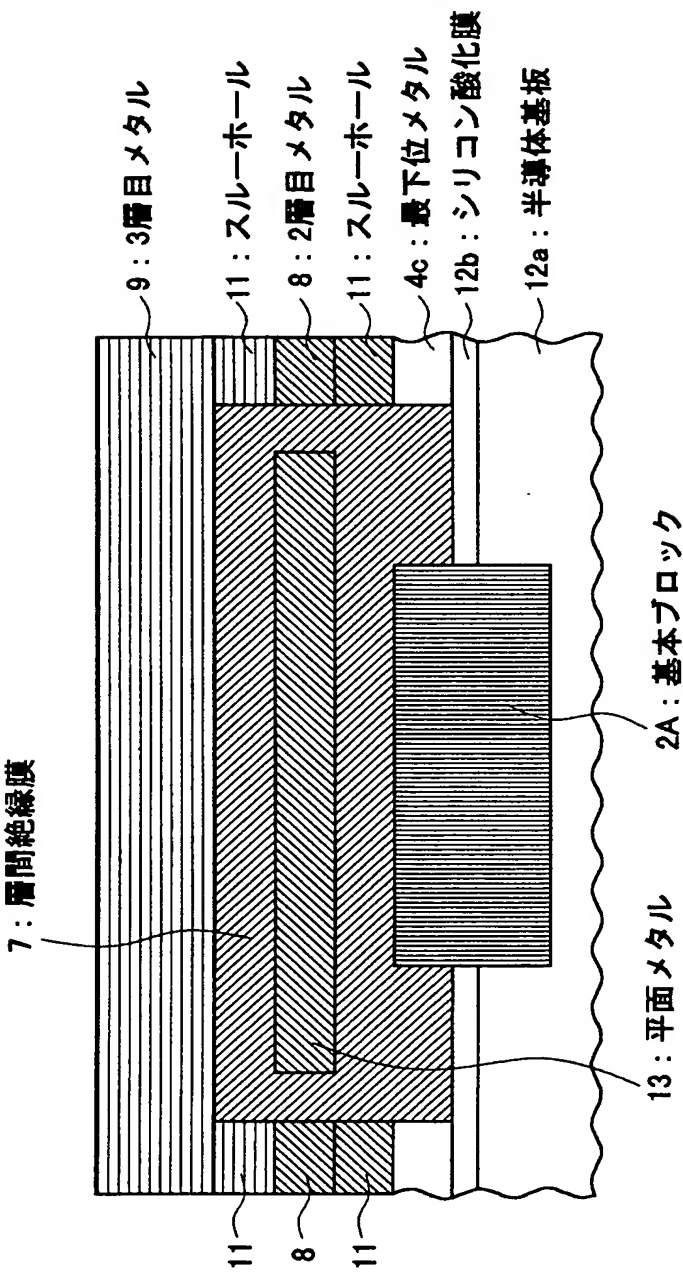
【図9】



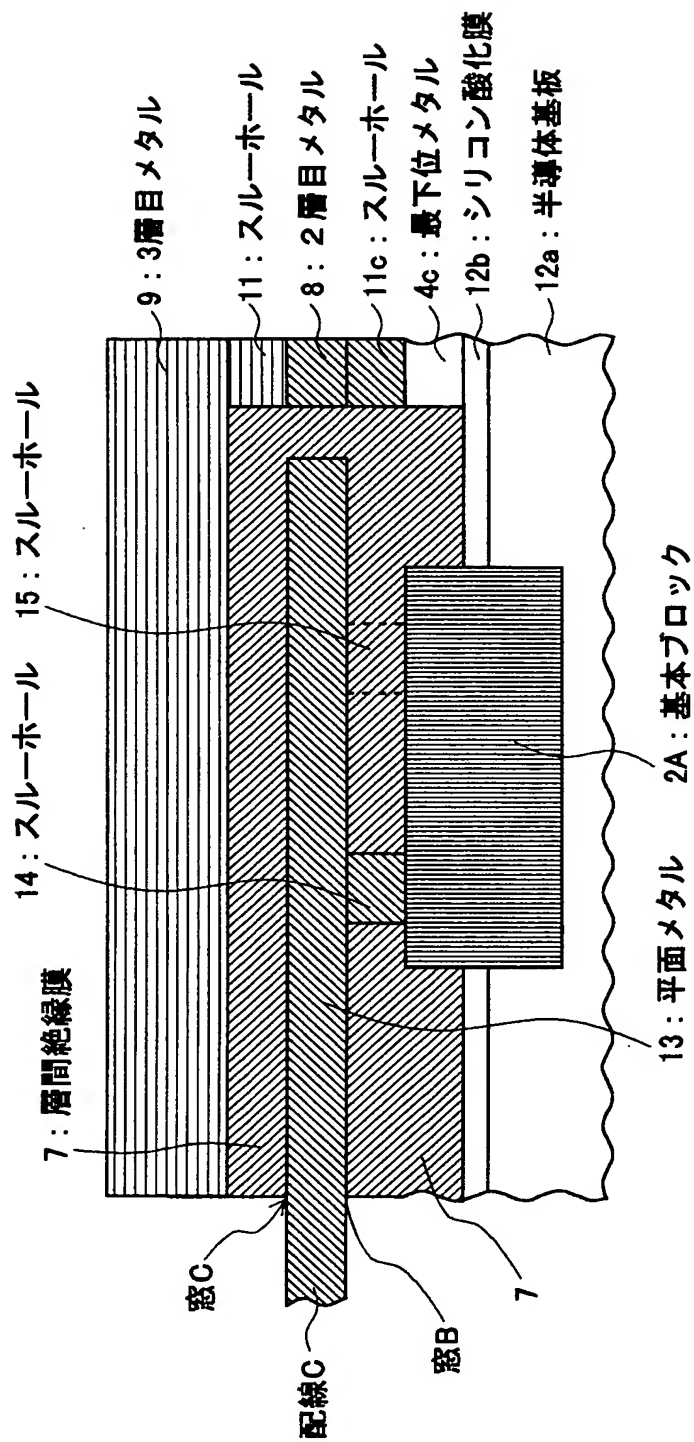
【図10】



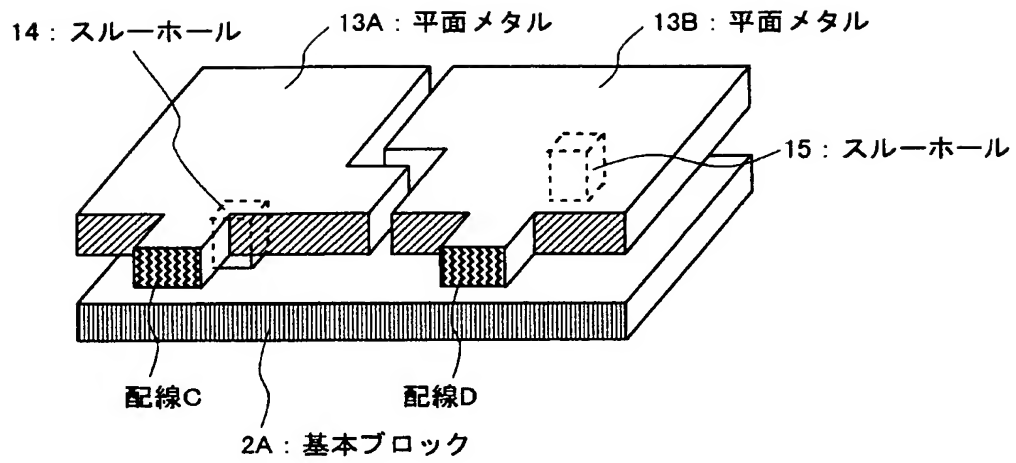
【図 11】



【図 12】



【図 1 3】



【書類名】 要約書

【要約】

【課題】 同一半導体装置内に形成した回路間に生じる影響を抑制する。

【解決手段】 内部に抵抗素子やトランジスタ、容量素子等を多数含んだ複数の基本ブロック 2 A ～ 2 C が同一半導体基板内に有する積層構造の半導体装置 1 A において、基本ブロック 2 A がノイズ源である場合、当該基本ブロック 2 A の上方に主に金属で形成された BOX を形成することで、当該ノイズが他の基本ブロック 2 B、2 C に及ぼす影響を抑制することが可能となる。また、積層構造の最下位メタルを広い面積で形成することで、当該半導体装置 1 B 内部の低インピーダンス化を実現できる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 1 8 8 9]

1. 変更年月日 1 9 9 3 年 1 0 月 2 0 日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通 2 丁目 5 番 5 号

氏 名 三洋電機株式会社